



**ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ**  
ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ ΚΑΙ ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ  
ΤΟΜΕΑΣ ΤΕΧΝΟΛΟΓΙΑΣ ΠΛΗΡΟΦΟΡΙΚΗΣ ΚΑΙ ΥΠΟΛΟΓΙΣΤΩΝ  
ΕΡΓΑΣΤΗΡΙΟ ΥΠΟΛΟΓΙΣΤΙΚΩΝ ΣΥΣΤΗΜΑΤΩΝ  
www.cslab.ece.ntua.gr

**ΠΡΟΗΓΜΕΝΑ ΘΕΜΑΤΑ ΑΡΧΙΤΕΚΤΟΝΙΚΗΣ ΥΠΟΛΟΓΙΣΤΩΝ**

**Ακ. έτος 2010-2011, 8ο Εξάμηνο ΗΜ&ΜΥ**

- ΔΙΔΑΣΚΩΝ** : Νεκτάριος Κοζύρης  
**ΓΡΑΦΕΙΟ** : Κτήριο ΗΜ&ΜΥ, 2ος όροφος, Αίθουσα 21.7 και 21.34B (Εργαστήριο Υπολογιστικών Συστημάτων).  
**ΤΗΛΕΦΩΝΟ** : 210-772-1531 και 210-772-2279  
**E-MAIL** : nkoziris@cslab.ece.ntua.gr  
**ΩΡΕΣ ΓΡΑΦΕΙΟΥ** : ΘΑ ΑΝΑΚΟΙΝΩΘΟΥΝ ΣΤΟ ΜΑΘΗΜΑ  
**ΒΟΗΘΟΙ** : Δρ. Κωστής Νίκας, Δρ. Νίκος Αναστόπουλος (Γραφείο 21.46)  
**ΩΡΕΣ ΜΑΘΗΜΑΤΟΣ** : Τρίτη 16:15:-19:00, Νέα κτίρια ΑΜΦ3 (Δευτέρα 16:00-18:00 extra μάθημα αν χρειαστεί, σε συνεννόηση με τους διδάσκοντες).  
**ΒΙΒΛΙΟ** : Computer Architecture: A Quantitative Approach, 3rd Edition, John Hennessy and David Patterson), Morgan Kaufmann Publishers (μετάφραση, εκδόσεις Τζιόλα, 2005)  
Επιπλέον, θα δοθούν σημειώσεις από το βιβλίο:
  - Computer Organization and Design: The Hardware/Software Interface, 4<sup>th</sup> Edition (David A. Patterson and John L. Hennessy), Morgan Kaufmann Publishers (υπάρχει και ελληνική μετάφραση της 4<sup>ης</sup> έκδοσης από τις εκδόσεις Κλειδάριθμος).
  - Modern Processor Design: Fundamentals of Superscalar Processors, 1st Edition, John P. Shen, Mikko Lipasti, McGraw Hill, ©2005.**ΙΣΤΟΣΕΛΙΔΑ** : <http://www.cslab.ece.ntua.gr/courses/advcomparch>  
**ΣΗΜΕΙΩΣΕΙΣ ΔΙΑΛΕΞΕΩΝ**: <http://www.cslab.ece.ntua.gr/courses/advcomparch/index.php?show=notes.html>  
**ΛΙΣΤΑ** : [advanced-ca@cslab.ece.ntua.gr](mailto:advanced-ca@cslab.ece.ntua.gr) (οδηγίες εγγραφής υπάρχουν στην ιστοσελίδα του μαθήματος)

**ΠΕΡΙΕΧΟΜΕΝΟ ΜΑΘΗΜΑΤΟΣ:**

Αρχιτεκτονικές συνόλου εντολών γλώσσας μηχανής (Instruction Set Architectures), οργάνωση προηγμένων επεξεργαστών: μονάδα έλεγχου (control unit) και δίοδος δεδομένων (datapath), Αρχιτεκτονικές αγωγού (pipelines), οργάνωση ιεραρχίας μνημών (κρυφές μνήμες, μετάφραση εικονικών διευθύνσεων, TLB), αρχιτεκτονικές αγωγού πολλαπλών βαθμίδων μεταβλητής καθυστέρησης (multistage pipeline with variable latency), υπερβαθμωτές αρχιτεκτονικές αγωγού (superscalar pipelines), ΟοΟ εκτέλεση, πρόβλεψη διακλάδωσης (branch prediction), υποθετική εκτέλεση εντολών (speculative execution), δυναμική δρομολόγηση εντολών, αρχιτεκτονικές μεγάλου μήκους λέξης (VLIW), παραλληλισμός σε επίπεδο εντολών γλώσσας μηχανής (ILP), πολυνηματικές αρχιτεκτονικές, πολυεπεξεργαστικά συστήματα, πρωτόκολλα συνέπειας και συνάφειας μνήμης, σχήματα συγχρονισμού παράλληλων νημάτων. Παραδείγματα σύγχρονων επεξεργαστών.

## ΑΝΑΛΥΤΙΚΗ ΠΕΡΙΓΡΑΦΗ:

1. Εισαγωγή
  - Επισκόπηση αρχιτεκτονικής αγωγού 5 βαθμίδων
  - Προβλήματα ροής σε αγωγούς
    - i. Εξαρτήσεις δεδομένων (data hazards)
    - ii. Εξαρτήσεις ελέγχου (control hazards)
  - Επέκταση αρχιτεκτονικής αγωγού για υποστήριξη λειτουργιών πολλαπλών κύκλων
2. Υπερβαθμωτές αρχιτεκτονικές αγωγού (superscalar architectures)
  - Τι είναι υπερβαθμωτές αρχιτεκτονικές αγωγού (κίνητρο σχεδίασης)
  - Περιγραφή υλοποίησης αρχιτεκτονικών αγωγού εκτέλεσης εντολών σε σειρά (in-order pipelines)
3. Πρόβλεψη διακλάδωσης (branch prediction)
  - Στατικές τεχνικές πρόβλεψης απόφασης
  - Δυναμικές τεχνικές πρόβλεψης απόφασης
  - Τεχνικές πρόβλεψης διεύθυνσης-στόχου
4. Δυναμική δρομολόγηση εντολών
  - Τι είναι δυναμική δρομολόγηση εντολών και ποια τα πιθανά προβλήματα
  - Αλγόριθμος Tomasulo - Παραδείγματα (out-of-order ολοκλήρωση εντολών)
  - Explicit register renaming
5. Υποθετική εκτέλεση εντολών
  - Προβλήματα της out-of-order ολοκλήρωσης εντολών
  - Επέκταση αλγορίθμου Tomasulo με χρήση Reorder Buffer για in-order ολοκλήρωση εντολών-παράδειγμα
  - Επέκταση υπερβαθμωτών αρχιτεκτονικών αγωγού για out-of-order εκτέλεση εντολών
  - Αξιολόγηση μεθόδων βελτίωσης επίδοσης της αρχιτεκτονικής αγωγού
6. Πολυνηματικές αρχιτεκτονικές αγωγού
  - Περιορισμοί παραλληλισμού επιπέδου εντολών (instruction level parallelism) – Εκμετάλλευση παραλληλισμού σε επίπεδο νημάτων (thread level parallelism)
  - Περιγραφή διαφορετικών προσεγγίσεων εκμετάλλευσης του TLP (coarse MT, fine MT, SMT)
  - Ανάπτυξη πολυπύρηνων αρχιτεκτονικών – Παραδείγματα (Niagara, Cell, Opteron)
7. Κρυφές μνήμες (Caches)
  - Επισκόπηση βασικών εννοιών
  - Τεχνικές βελτιστοποίησης απόδοσης (software και hardware)
  - Ζητήματα διαμοιρασμού μνημών σε πολυνηματικές – πολυπύρηνες αρχιτεκτονικές
8. Παράλληλες Αρχιτεκτονικές
  - Πολυεπεξεργαστικά συστήματα
  - Συνάφεια και συνέπεια μνήμης
  - Πρωτόκολλα συνάφειας και συνέπειας μνήμης
  - Σχήματα συγχρονισμού παράλληλων νημάτων

## ΑΣΚΗΣΕΙΣ

Θα δοθούν σειρές ασκήσεων στο μάθημα. (χρήση branch predictors σε ένα κομμάτι κώδικα, ασκήσεις σε simulator (SIMICS, SESC): π.χ. εκτέλεση κώδικα με διαφορετικές παραμέτρους (window size, superscalar width, branch predictors, in-order vs OoO), με διαφορετικές caches, simulation cmp/smt με παράμετρο τον αριθμό των threads)

## ΣΧΗΜΑ ΒΑΘΜΟΛΟΓΙΑΣ

Ο τελικός βαθμός υπολογίζεται σαν το άθροισμα του βαθμού των ασκήσεων και της τελικής εξέτασης. Το άριστα στη γραπτή εξέταση είναι **9 μονάδες**, ενώ οι σειρές ασκήσεων μετράνε **2 μονάδες**.